

Elementos de Sistemas

Lógica Combinacional

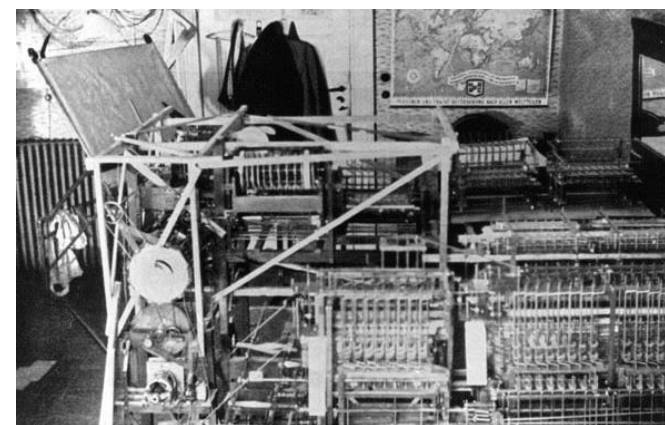
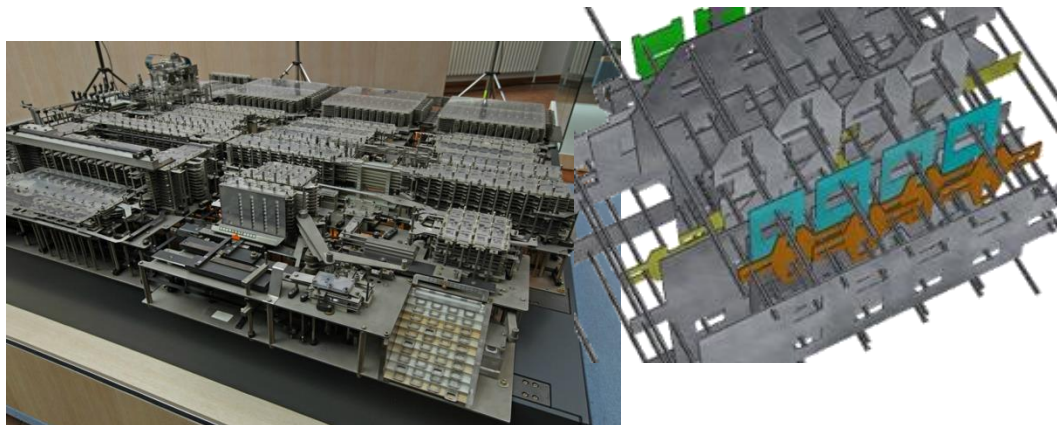
"Conversamos como vivemos ao repetir, combinar e recombinar alguns elementos repetidamente, assim como a natureza faz quando, de partículas elementares, constrói um mundo."

"We converse as we live by repeating, by combining and recombining a few elements over and over again just as nature does when of elementary particles it builds a world."

William Howard Gass, Escritor Americano

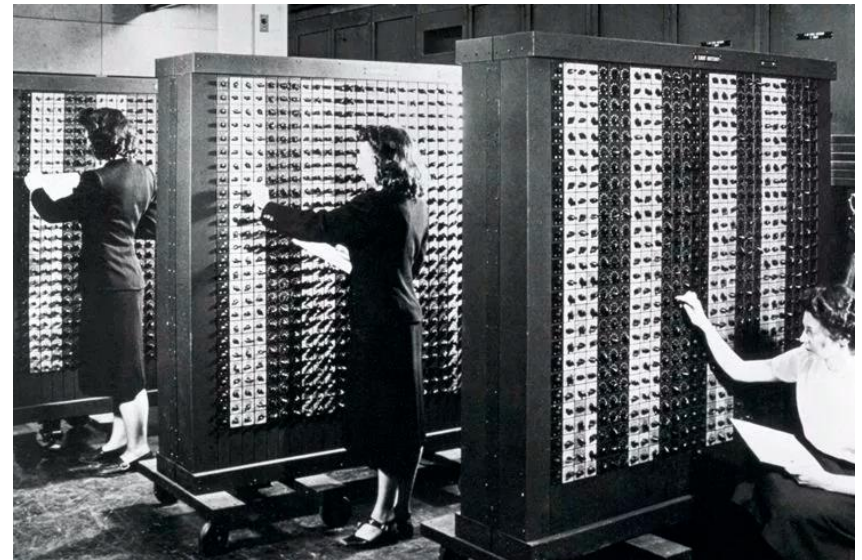
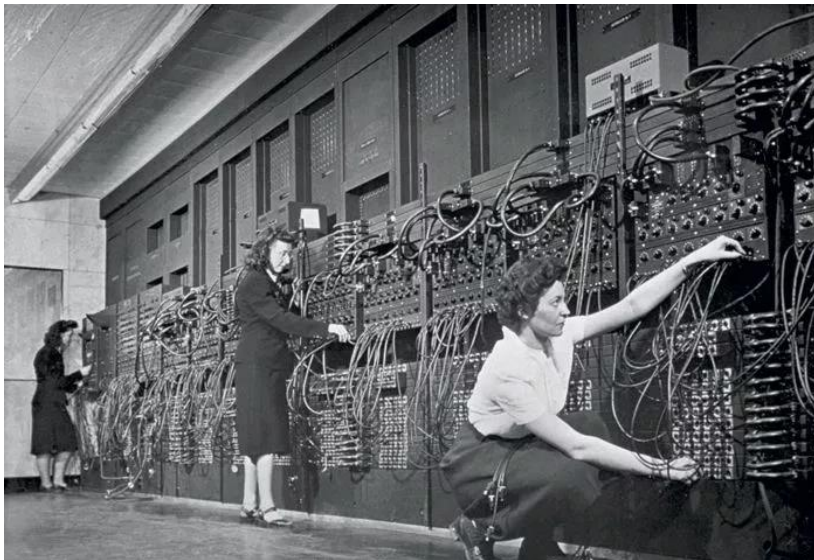
Konrad Zuse

Konrad Zuse foi um engenheiro alemão que em 1936 começou a desenvolver o **Z1** primeiro computador eletromecânico digital. O **Z1** tinha um *clock* de 1Hz, reconhecia 9 instruções que eram lidas de uma fita perfurada e já fazia operações em ponto flutuante. Os computadores de Zuse foram destruídos na Segunda Guerra Mundial.



ENIAC

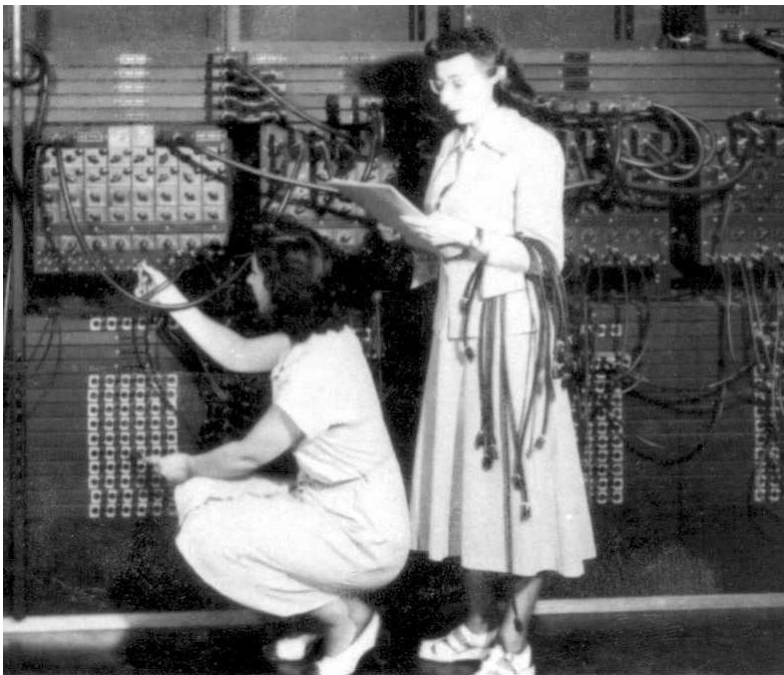
ENIAC foi apresentado em 1946 na Universidade da Pensilvânia, pesando mais de 27 toneladas, 18.000 válvulas, 10.000 capacitores, 6.000 interruptores e 1.500 relés.



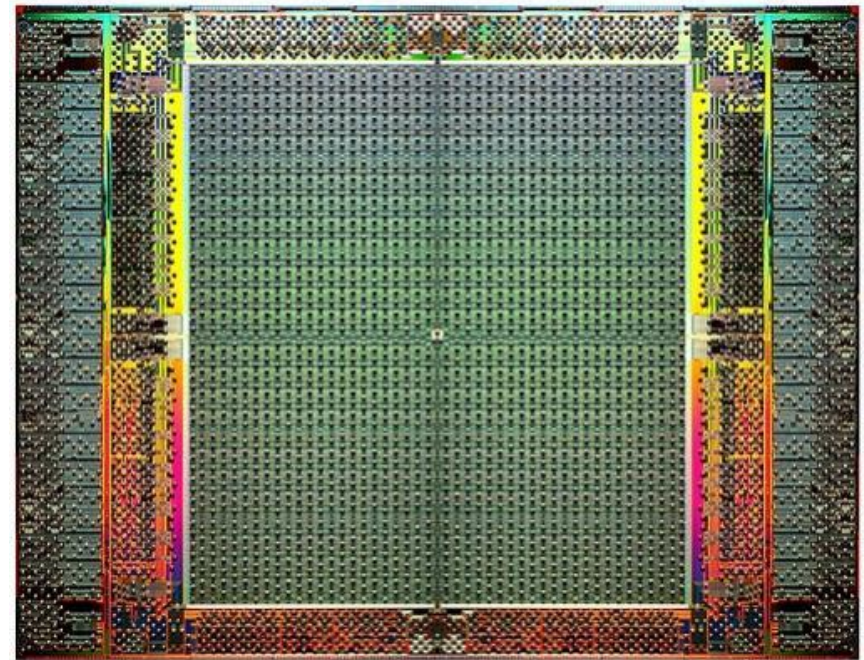
O ENIAC é "descrito como uma coleção de máquinas de calcular eletrônicas e outras unidades aritméticas, que foram originalmente controladas por uma rede de grandes cabos elétricos" (David Alan Grier, IEEE Annals of the History of Computing, Jul-Set 2004, p.2).

Programação das conexões

Atualmente conexões de hardware são feitas por linguagens próprias que permitem especificar as conexões lógicas dos circuitos de um hardware reprogramável.



ENIAC

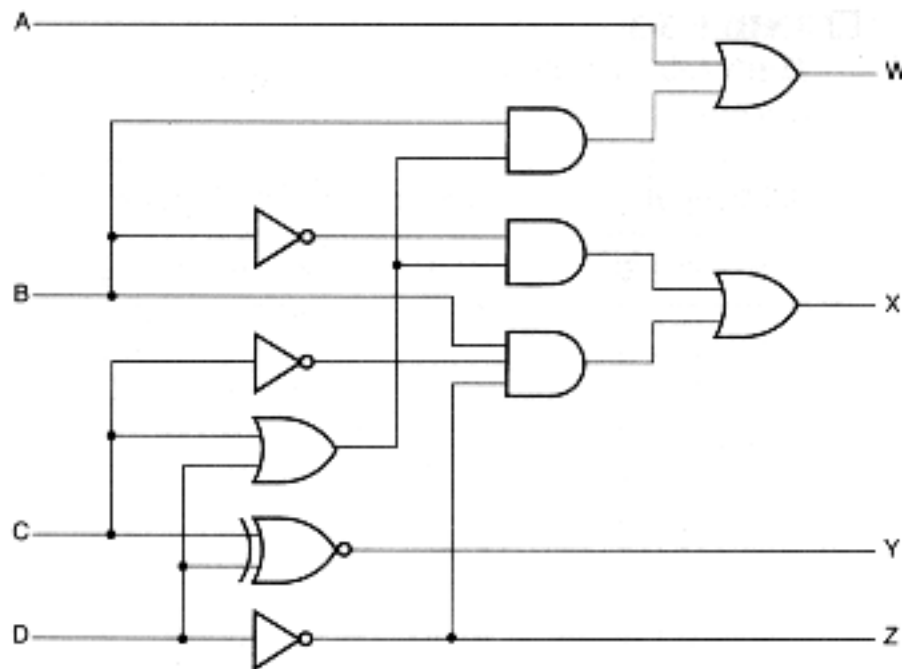


Stratix IV FPGA

Lógica Combinacional

Lógica Combinacional realiza as álgebras booleanas usando uma combinação de portas lógicas.

A saída de um circuito em lógica combinacional depende só de suas entradas, ou seja, a lógica não tem memória.



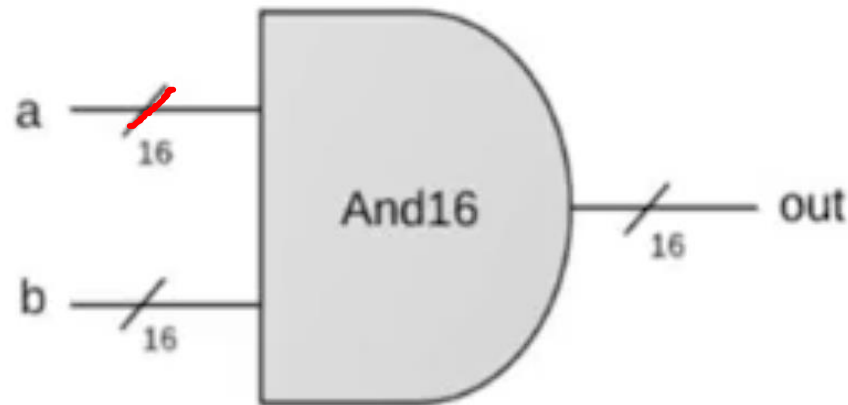
Barramentos (Data Bus)

- Barramentos são diversas linhas de comunicação, para a transmissão de vários bits ao mesmo tempo.
- Barramentos normalmente são de: 8, 16, 32 ou 64 bits.



Portas Lógicas de Barramento

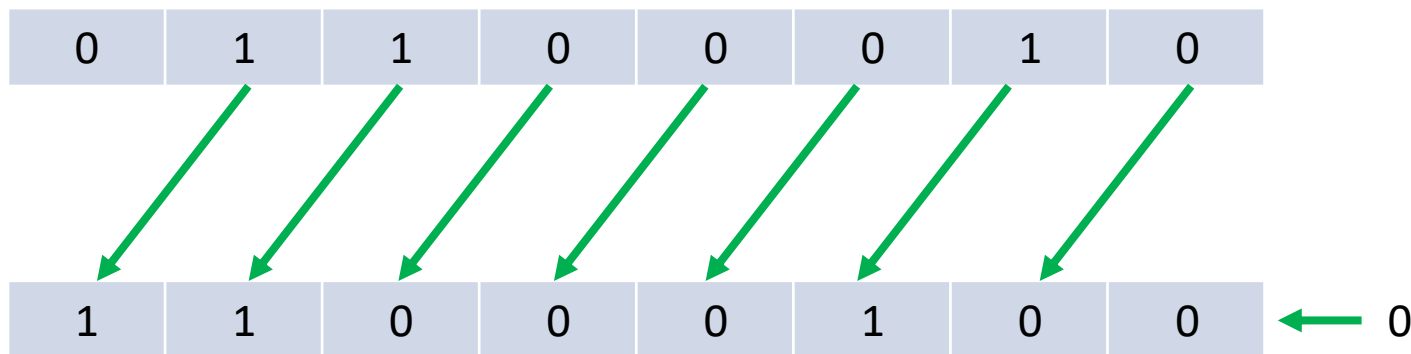
Exemplo AND de 16 bits



A	0	1	1	0	1	0	0	1	0	0	0	1	1	0	1	0
B	1	0	1	1	0	1	1	1	0	0	1	1	1	1	0	0
Q	0	0	1	0	0	0	0	1	0	0	0	1	1	0	0	0

Barrel Shifter

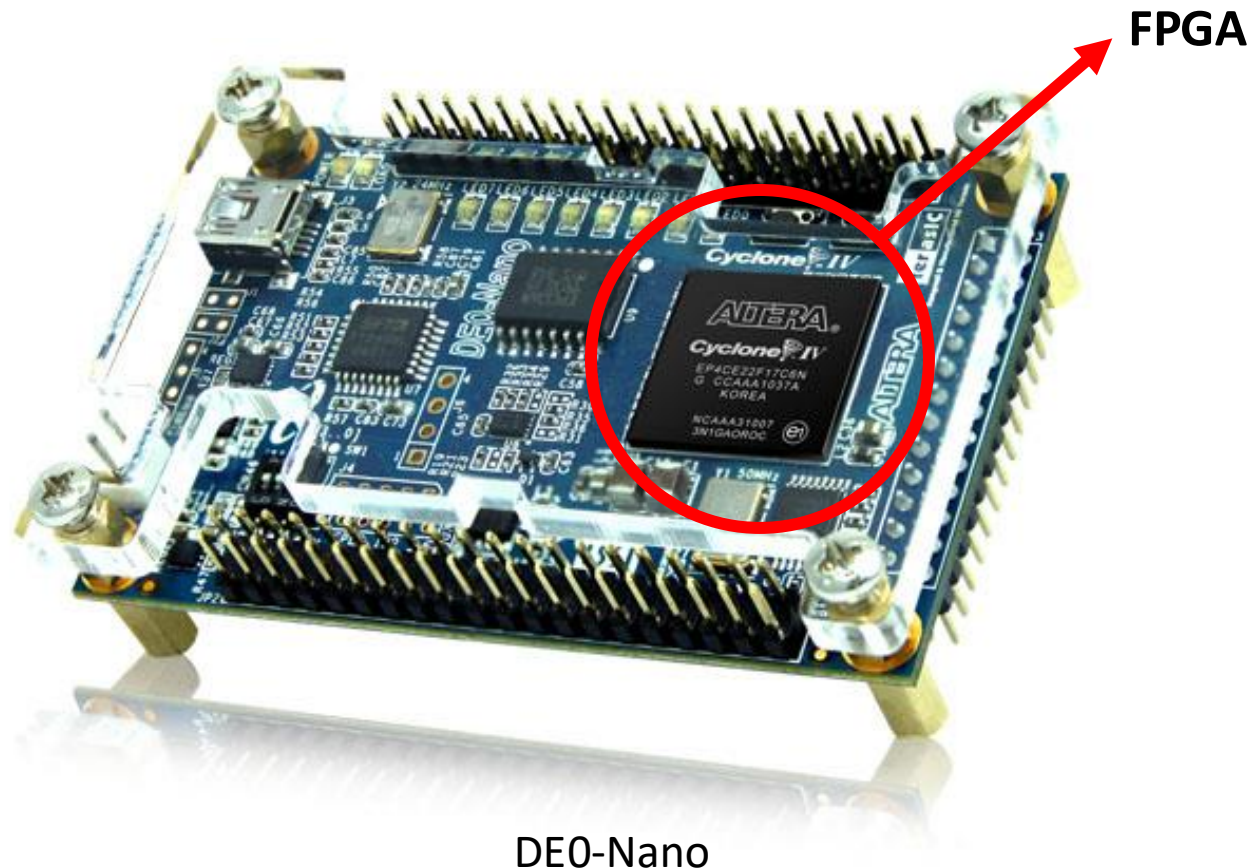
Um Barrel Shifter permite deslocar ("shiftar") uma certa quantidade de bits de um barramento para um determinado lado.



Conforme o Barrel Shifter é possível escolher a direção e quantidade de bits a deslocar.

Dispositivos Lógicos Programáveis

FPGAs são dispositivos lógicos programáveis. Neles é possível descrever como o hardware vai se comportar.



Linguagens de Descrição de Hardware

Nand2Tetris HDL: Linguagem usada nos simuladores do curso Nand2Tetris, não suportada nas principais plataformas.

Verilog: Verilog é uma HDL padronizada pela IEEE, sua evolução está incorporada ao SystemVerilog, IEEE 1800-2023.

VHDL: originalmente desenvolvida sob o comando do Departamento de Defesa (DoD) dos Estados Unidos (DARPA), atualmente padronizada pela IEEE 1076-2019.

MyHDL: biblioteca em Python para descrever, simular e verificar circuitos digitais.

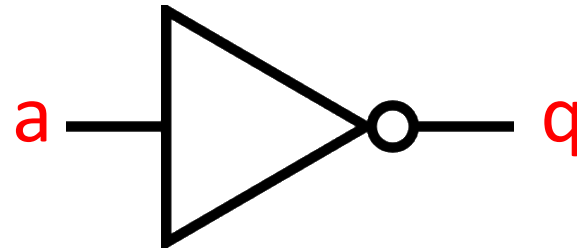
VHDL e Verilog são as duas linguagens de descrição de hardware dominantes.

Exemplo de chip NOT em VHDL

Implementação de um chip **Not**.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
entity chip_not is
    port (
        a : in  STD_LOGIC;
        q : out STD_LOGIC);
end entity;

architecture arch_not of chip_not is
begin
    q <= not a;
end architecture;
```



Numeração dos Bits em Barramentos

Muitas vezes precisamos usar diversos bits ao mesmo tempo, para isso usamos **Barramentos**. Os bits dos barramentos em geral são numerados da direita para a esquerda, começando com 0.

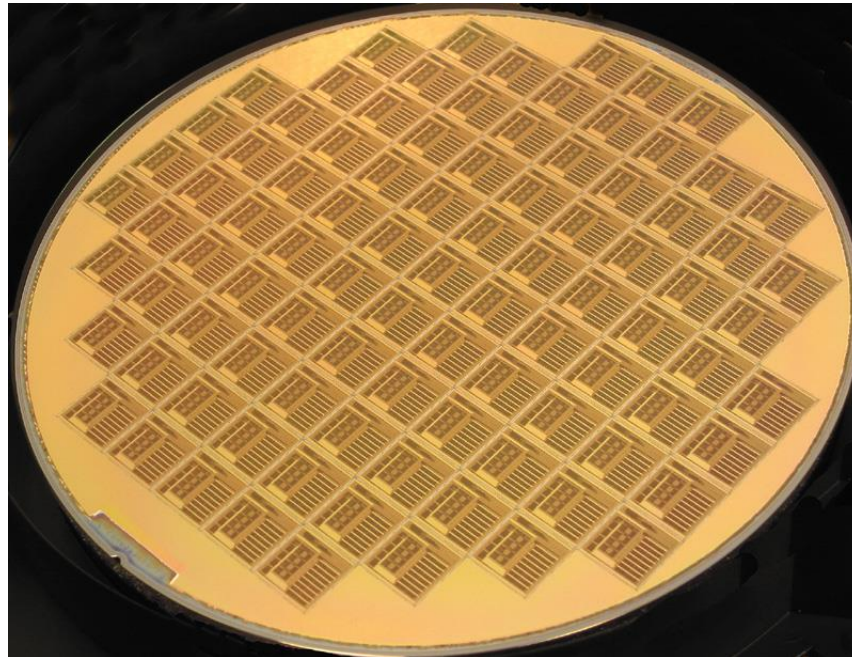
Por exemplo, para o byte (8 bits) 01001110.

Teremos $\text{dado}(7) = 0$, $\text{dado}(6) = 1$, $\text{dado}(5) = 0$, $\text{dado}(4) = 0$, $\text{dado}(3) = 1$, $\text{dado}(2) = 1$, $\text{dado}(1) = 1$, $\text{dado}(0) = 0$.

índice							
7	6	5	4	3	2	1	0
↓	↓	↓	↓	↓	↓	↓	↓
dado: 0	1	0	0	1	1	1	0

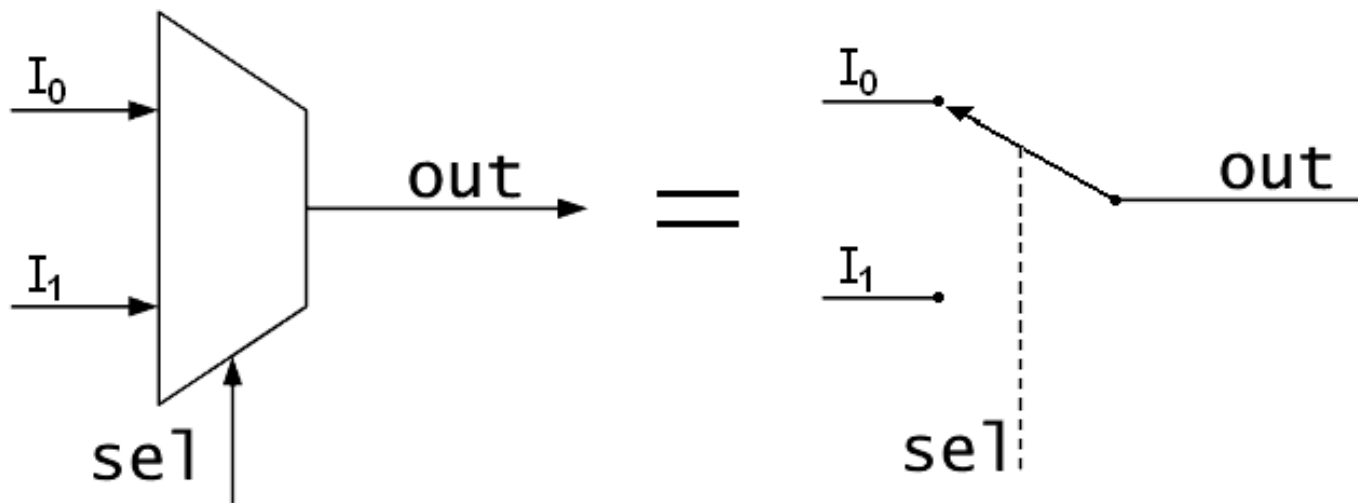
Depois de testado

O sistema pode ser validado e usado fisicamente em FPGAs. Porém caso seja um produto para uso em massa, o design pode ser enviado para uma fábrica que produzirá o chip em larga escala (ASIC).



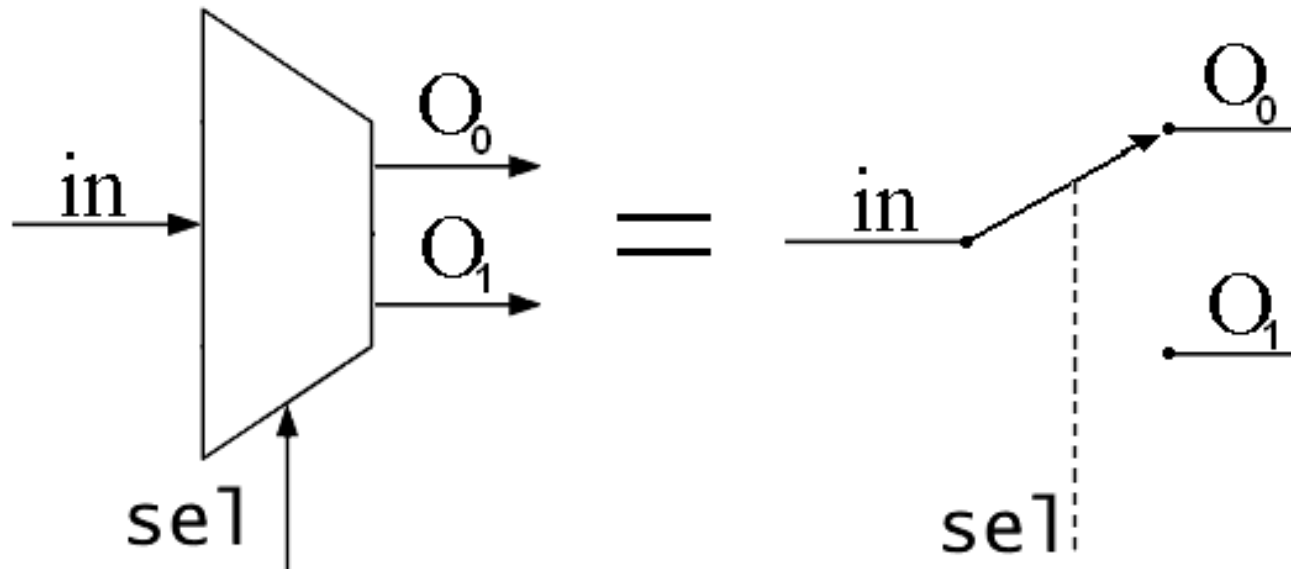
Multiplexador (Mux)

O mux como é chamado o Multiplexador é um componente que possui n entradas e uma saída q , um sinal chamado de seletor sel seleciona qual entrada irá ser copiada para a saída.



Demultiplexador (demux)

É similar ao mux só que possui uma entrada in e n saídas q, o demux conecta a entrada a alguma das saídas, sendo controlado pelo seletor.



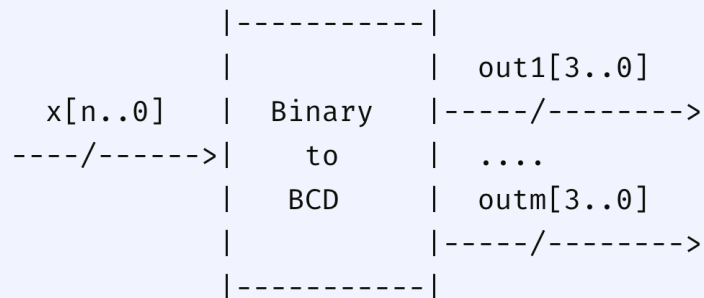
Enconders

Enconders são componentes que codificam uma entrada em uma saída de outro formato, alguns exemplos são:

- Codificador BCD
- Codificador Gray code
- Codificador SevenSeg
- Priority Encoder

BCD

Binary-coded decimal (BCD) é uma forma de codificação de números inteiros em binário na qual utiliza-se para cada dígito de um número inteiro, 4 bits em binário.



Decimal Number	BCD 8421 Code
0	0000 0000
01	0000 0001
02	0000 0010
03	0000 0011
04	0000 0100
05	0000 0101
06	0000 0110
07	0000 0111
08	0000 1000
09	0000 1001
10 (1+0)	0001 0000
11 (1+1)	0001 0001
12 (1+2)	0001 0010
continua	em blocos de 4

Código Gray

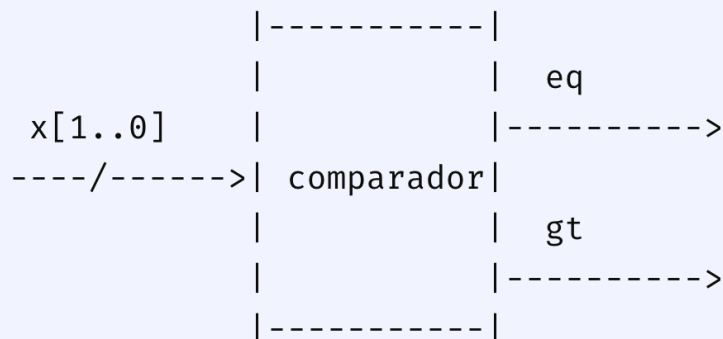
O código Gray é uma forma de codificar números binários, nessa codificação apenas um bit muda por vez.

Código decimal	Código Binário	Código Gray
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000

Comparador

Comparadores são componentes que podem possuir diversos atributos, tais como comparar:

- se duas entradas são iguais
- se a entrada A é maior que entrada B
- se entrada A é igual a zero



x (inteiro)	x binário	eq	gt
0	00	1	0
1	01	0	1
-1	11	0	0
-2	10	0	0

Insper

www.insper.edu.br